








# 薄膜电路设计规范

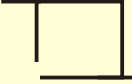
## Thin Film Design Rules

### 1、设计图纸 Design Document


序号 No.	项目 Item	要求 Requirements
1	文件格式 File Format	需要提供CAD文件, 接受以DXF或DWF为后缀的文件. <i>Must be in AutoCAD . DXF or . DWG files.</i>
2	图形比例 Drawing scale	1 : 1
3	图形单位 Drawing unit	毫米 mm
4	图层及线条颜色标识 Layer&Line colour Identification	图层1 Layer 1  产品轮廓线 Product Outline 图层2 Layer 2  导体轮廓线 Conductor Outline 图层3 Layer 3  电阻轮廓线 Resistors Outline 图层4 Layer 4  孔轮廓线 Holes Outline 图层5 Layer 5  外框及标注颜色 Frame&Mark Line colour 图层6 Layer 6  客户自定义 Customization
5	图形及线条 Drawing & Line	(1) 所有图形必须是封闭的; <i>Zero width polylines are needed to create closed boundary polygons for all geometries.</i> (2) 避免图形重叠和不必要的线条; <i>Avoid double entities or extraneous lines.</i> (3) 图形不需要颜色填充。 <i>All geometries only need their frame, not need fill in.</i>



正确图形  
Acceptable



错误图形  
Unacceptable



错误图形  
Unacceptable

### 2、电阻的设计 Resistors Design

TaN 薄膜电阻通常是按照以下经验公式设计的:

The design of thin film TaN resistor is governed by the following equation:

$$R = \rho L / (W t)$$

其中 Where: R=电阻的电阻值 Total Resistance( $\Omega$ )

$\rho$ =电阻材料的体积电阻率 Bulk Resistivity of Resistor Material( $\Omega \cdot \text{cm}$ )

L=电阻薄膜的长度 Resistor Length(cm)

W=电阻薄膜的宽度 Resistor Width(cm)

t=电阻薄膜的厚度 Resistor Thickness (cm)

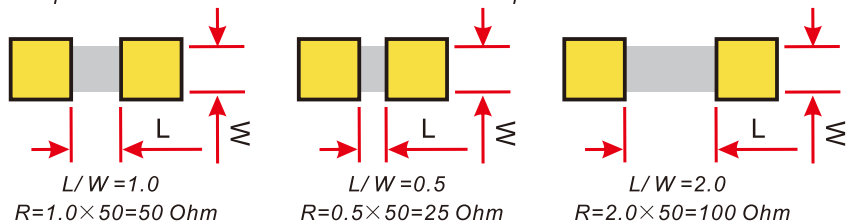
为设计方便, 假设 L=W 时, 方块电阻  $R_{\text{sheet}} = R_s = \rho/t$  ( $\Omega/\text{Square}$ ), 那么, 电阻阻值 = 方块电阻  $R_{\text{sheet}} \times (L/W)$ 。

To ease design, assumes L=W.  $R_{\text{sheet}} = R_s = \rho/t$  ( $\Omega/\text{Square}$ ), so that  $R = R_s \times (L/W)$ .

假设: 以下 TaN 薄膜电阻设计时, 采用的方块为 50 欧姆/方。

Example: The thin film TaN resistors is 50 Ohm/Square.

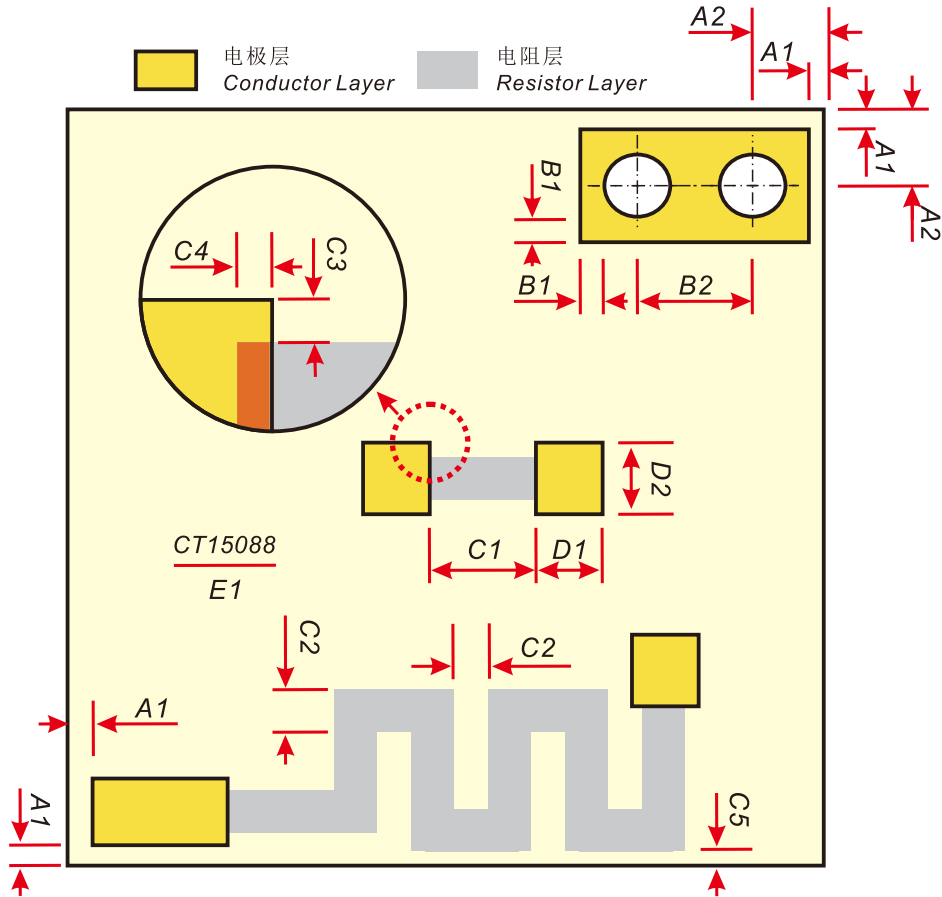
项目 Item	参数 Performance
方块电阻值 Square Resistorance	50 $\Omega/\text{Square}$ (20~200 $\Omega$ )
-55~+125 $^{\circ}\text{C}$ 电阻温度变化系数 TCR (-55~+125 $^{\circ}\text{C}$ )	$\pm 100$ ppm
1000 小时 * 125 $^{\circ}\text{C}$ 阻值稳定性 Stability (1000 H * 125 $^{\circ}\text{C}$ )	0.02 %
短时间耐高温 (5 分钟) Short Term Max ET (5 minutes)	450 $^{\circ}\text{C}$
最小电阻偏差 Minimum Resistor Tolerance	$\pm 5.0$ %
25 $^{\circ}\text{C}$ 时膜层最大承受电流 (mA/ $\mu\text{m}$ ) Maximum Rated Current (mA/ $\mu\text{m}$ ) @ 25 $^{\circ}\text{C}$	0.12



# 薄膜电路设计规范

## Thin Film Design Rules

### 3、设计规则 Design Rules



编号 Code	参数 Feature	最小值 Minimum
A1	电极留边量 <i>Metalization Pullback</i>	0.050 mm
A2	孔中心到边缘距离 <i>Hole Center to Border Spacing</i>	2R
B1	孔边缘到电极的距离 <i>Via Hole Cover Pad</i>	0.050 mm
B2	孔距 <i>Pitch of Holes</i>	4R
C1	电阻长度 <i>Resistor Length</i>	0.050 mm
C2	电阻宽度 / 间距 <i>Resistor Width/ Gap</i>	0.050 mm
C3	电阻对电极预留量 <i>Conductor Margin at Resistor</i>	0.025 mm
C4	电阻电极重叠量 <i>Overlap</i>	0.050 mm
C5	电阻留边量 <i>Resistor Pullback</i>	0.050 mm
D1	电极长度 <i>Conductor Length</i>	0.100 mm
D2	电极宽度 <i>Conductor Width</i>	0.100 mm
E1	标识位置 <i>Mark Position</i>	空白处 <i>Space</i>